

令和 5 年度研究開発成果概要書

採 択 番 号 01801
研究開発課題名 Beyond5G に資するワイドバンドギャップ半導体高出力デバイス技術/回路技術の研究開発

(1) 研究開発の目的

5G における高速・大容量の通信性能、低遅延性、多元接続数を一桁向上する Beyond 5G 機能実現のため、高信頼でありながら、高出力の GaN 高周波デバイスとそれをを用いた広帯域・低歪フロントエンド回路設計技術を開発する。GaN 高周波性能と高出力性を最大限に引き出すことで、広帯域無線フロントエンド用デバイスによるテラヘルツ対応の高周波デバイス、広帯域・低歪回路技術の確立を目指す。

(2) 研究開発期間

令和 3 年度から令和 6 年度 (4 年間)

(3) 受託者

株式会社ブロードバンドタワー<代表研究者>
国立大学法人東海国立大学機構
国立大学法人名古屋工業大学
三菱電機株式会社

(4) 研究開発予算 (契約額)

令和 3 年度から令和 5 年度までの総額 383 百万円 (令和 5 年度 115 百万円)
※百万円未満切り上げ

(5) 研究開発項目と担当

研究開発項目 1 ワイドバンドギャップ半導体高出力デバイス技術
研究開発項目 1-a) ミリ波 GaN プロセス技術 (名古屋大学)
研究開発項目 1-b) ミリ波 GaN デバイス技術 (名古屋大学、名古屋工業大学)
研究開発項目 1-c) ミリ波 GaN 評価技術 (名古屋工業大学)

研究開発項目 2 ワイドバンドギャップ半導体広帯域線形回路技術
研究開発項目 2-a) 高出力高効率パワーセル設計技術 (三菱電機)
研究開発項目 2-b) 広帯域線形 PA 設計技術 (名古屋大学)
研究開発項目 2-c) 100Gbps 通信方式検討 (三菱電機、ブロードバンドタワー)

(6) 特許出願、外部発表等

		累計 (件)	当該年度 (件)
特許出願	国内出願	6	0
	外国出願	1	1
外部発表等	研究論文	0	0
	その他研究発表	23	12
	標準化提案・採択	0	0
	プレスリリース・報道	0	0
	展示会	2	1
	受賞・表彰	0	0

(7) 具体的な実施内容と成果

研究開発項目1：ワイドバンドギャップ半導体高出力デバイス技術

・研究開発項目 1-a) ミリ波 GaN プロセス技術

本年度は、 $L_g=50\sim 100\text{nm}$ 微細ゲート電極形成プロセスを開発した。具体的には、サーマルリフロー条件調整とゲート加工プロセス変更により、 50nm 級の T 型ゲート電極形成を確認した。昨年度作製したリセス構造 HEMT がコンタクト不良を発生したことから、本年度はシート抵抗とコンタクト抵抗を同時に低減する二層キャップ構造を設計し、良好なオーミック接触を確認した。バリア層薄層化と共にキャリア閉じ込めとキャリア濃度を向上した InAlN/GaN 系 HEMT のエピ構造を設計した。さらに、低温成長の InAlN/GaN 系エピに適用可能なオーミック電極プロセスを開発し、簡易 HEMT 試作を行った。微細ゲート GaN-HEMT を作製するためのスループロセスを立案した。開発した二層キャップ構造エピに $50\sim 100\text{nm}$ 微細ゲート電極形成プロセスを用いて、 AlGaIn/GaN 系 HEMT の試作を行った。

・研究開発項目 1-b) ミリ波 GaN デバイス技術

本年度は、作製した微細ゲート GaN-HEMT から抽出したデバイスモデルに基づいて、デュアルゲート GaN-HEMT の設計を行った。具体的には、シングルゲート HEMT の実測 I-V をルックアップテーブル化することにより、デュアルゲート HEMT の DC モデルを構築した。シミュレーション結果に基づいて、デュアルゲート GaN-HEMT のレイアウト設計を行った。 50nm 級デュアルゲート HEMT に対応した新規フォトマスクの設計を行った。設計したデュアルゲート GaN-HEMT を上記のミリ波 GaN プロセス技術を用いて作製した。シングルゲート品の良好な DC 特性を確認し、デュアルゲート化による短チャネル効果抑制、三端子オフ耐圧向上、電流コラプス改善を確認した。作製したデュアルゲート GaN-HEMT の小信号利得が従来のシングルゲート品と比べて 3dB 以上向上することを確認した。外挿 f_{max} は 150GHz から 240GHz に向上した。測定結果に基づいて、デュアルゲート GaN-HEMT の SPICE モデルを抽出した。

・研究開発項目 1-c) ミリ波 GaN 評価技術

100GHz 以上のミリ波、サブテラヘルツ波用 GaN トランジスタにおいては、微細化によって特に顕著に現れる過渡的な電気的特性、ならびに、微小領域の温度変化が課題になる。

本年度は、昨年度までに構築したマイクロ波領域の過渡特性を評価できるシステムにおいて、トランジスタがオンになっている時間の中での特性変化が評価可能な直流パルス（トランジスタのオン・オフ）と、高周波特性の測定（マイクロ波信号のオン・オフ）のタイミングを同期させたパルス S パラ評価にて、研究開発項目 1-b) で作製したマイクロ FP 電極を有する AlGaIn/GaN HEMT を評価した。マイクロ FP 長 (L_{MFP})= 0.35 から $0.5\ \mu\text{m}$ の HEMT においては、 f_t , f_{max} とともに定常状態（従来）の評価に比べて特性が劣化していることを確認したが、評価した範囲においては最短の $L_{\text{MFP}}=0.35\ \mu\text{m}$ が f_t , f_{max} とともに最も高い結果であった。この素子（ゲート幅 $50\ \mu\text{m}$ ）の高周波ロードプル評価を 25GHz にて実施した。 $V_d=20\text{V}$ 動作で最大ドレイン効率= 46% 、最大 PAE= 29% 、飽和出力 17dBm (50mW) を確認した。最大効率と最大 PAE の差が大きいことから分かるように、利得が十分でない。一層の短ゲート化検討が必要であるということをメンバーで共有した。

微小領域の温度特性については、局所的な発熱を観察する方法としてサーマルロックイン（パルス状の消費電力下）にて、トランジスタのゲート近傍微小領域の発熱を観察（昨年度成果）した試料の断面 TEM 観察を行った。ゲートの局所的に発熱している箇所の直下の半導体部に転位が存在していることを確認した。転位がリークを発生させ、それが、発熱として観察できたと考えている。

研究開発項目2：ワイドバンドギャップ半導体広帯域線形回路技術

• 研究開発項目2-a) 高出力高効率パワーセル設計技術

歪特性のモデリングに向けて、100-300GHz で動作する短ゲートトランジスタを試作し、3次相互変調歪(IM3)特性の測定を完了した。また、歪特性のモデリングに向けて、GaNに含まれる電子トラップの影響を考慮できるモデルのフレームワークの作成を完了した。さらに受動回路素子の高精度モデリングに向けて MIM キャパシタやビアホール等の受動回路素子の小信号特性の測定を完了した。

• 研究開発項目2-b) 広帯域線形PA設計技術

(三菱電機製仮想モデルでの300GHz帯PA性能予測)

• 昨年度仮想モデル($f_{max}=370\text{GHz}$)を用いた回路シミュレーション(FETフィンガー長 $40\text{um}\times 2$ フィンガー $\times 2$ 並列)によって、300GHzで、利得7.0dB、帯域幅18GHz、出力24.4dBm(0.28W)を確認した回路を元に基本レイアウトを行い、基本レイアウトをベースにした電磁界シミュレーションに基づく性能検討を行った。ファウンダリーでの標準プロセスである基板厚50umでは、動作周波数210GHz程度となり、300GHzでの動作の実現が困難であった。300GHzで動作させるために、基板厚10umで検討した。結果、275GHz(帯域幅:6.0GHz)、利得6.3dBの性能予測が得られたが、出力が17.2dBm(0.05W)と、回路シミュレーションと比較して大幅に低下する予測となった。原因は基板厚10umの薄層化に伴う回路損失の増大と考えられ、今後は、基板厚40um~20umで、最適な基板厚について検討する。

(試作による回路技術検証)

(a) 昨年度納期遅延によって試作キャンセルとなった、 $f_{max}=190\text{GHz}$ のGaN HEMTプロセス(ゲート長60nm)のMMICの購入が可能となり評価を実施。試作したカスコードアンプ(フィンガー長 $30\text{um}\times 4$ フィンガー $\times 2$ 並列)において、103GHzで6.4dB(帯域幅:7.1GHz)、 $P_{1\text{dB}}=20.1\text{dBm}$ が得られた。

(b) $f_{max}=155\text{GHz}$ 、ゲート長0.12umのGaN HEMT MMIC1次試作品は、83GHz帯でソース接地1段AMP(フィンガー長 $50\text{um}\times 2$ フィンガー)において、4.9dB(帯域幅:10.8GHz)、 $P_{1\text{dB}}=17.4\text{dBm}$ を得られた。2次試作品については3月に納入され、評価を開始。(a)(b)のパワー特性評価に関し、飽和特性 P_{sat} が得られず、パワー特性評価系を再構築し・評価継続を推進中。

• SC-gateの高周波適用の第1段階として、ゲート長0.15umのGaN HEMTを用いて70-80GHz帯をターゲットとした設計、試作、評価を行った。フィンガー長 $150\text{um}\times 2$ フィンガー素子の評価結果として、従来HEMTの f_{max} (最大利得=0dBの周波数)である64.5GHzにおいて、SC-gate HEMTでは7.5dBの最大利得を実測で確認した。また、 f_{max} も64.5GHzから87.5GHzへ向上していることを確認した。更に第2段階としてゲート長0.12umのGaN HEMTを用いた100GHz帯SC-gate GaN HEMTの設計、試作、評価も行い、フィンガー長 $75\text{um}\times 2$ フィンガー素子において100GHzにおいて最大利得が2dBから9dBへ向上することも実測で確認した。詳細評価・分析を継続中。

• 研究開発項目2-c) 100Gbps通信方式検討

Beyond 5G通信において100Gbpsの通信を目指すGaNパワーアンプの通信特性(変調波に対する応答特性)を検討するためのPAの通信特性(ACPR,EVM)をシミュレーションできる環境を構築した。

また通信パフォーマンスの観点では、研究開発項目2-a,2-bと連携し、PAの測定結果から通信パフォーマンスを推定するためシミュレーションのモデルを生成した。昨年度までの通信パラメータを考慮し、加えてPAのEVMの値及び周波数帯域を加味した通信パフォーマンスをシミュレーションにて算出するシミュレーションモデルを構築した。本モデルを適応することでPAの特性に応じて通信の容量を推定する事が可能となり、2-a,2-bへのデバイス開発のフィードバックとして利用する。

(8) 今後の研究開発計画

① 研究開発項目 1 ワイドバンドギャップ半導体高出力デバイス技術

来年度は、 $L_g \sim 50\text{nm}$ の微細ゲート電極形成プロセスを開発する。バリア層薄層化と共にキャリア閉じ込めとキャリア濃度を向上した InAlN/GaN 系 HEMT または AlGaIn/GaN 系 HEMT のエピ構造を設計する。 50nm 級ゲート GaN-HEMT を作製するためのスループロセスを立案し、 AlGaIn/GaN 系もしくは InAlN/GaN 系エピを用いて微細ゲート GaN-HEMT を作製する。

更なる高利得化を可能にする GaN デュアルゲート HEMT を設計し、上記のミリ波 GaN プロセス技術を用いてこれを作製する。作製した GaN デュアルゲート HEMT が 100GHz での電力利得 10dB 以上または $f_{\text{max}} 300\text{GHz}$ 以上を実現可能であることを測定または測定に基づいたシミュレーションにより実証する。作製した GaN デュアルゲート HEMT の SPICE モデルを抽出し、テラヘルツ増幅器設計のためこれを研究開発項目 2 に提供する。

構築したパルス $I-V$ 特性（直流）と S パラメータとを同期させたパルス S パラメータ測定手法をデュアルゲート HEMT、 InAlN/GaN バリア HEMT に適用し、従来構造との効果の違いを確認、検討する。また、これらの素子の増幅器特性を評価し、高利得化の効果を増幅器として確認する。さらに、ロードプル評価で特性を最大限引き出すための素子レイアウトを行いその効果を検証する。発熱評価に関しては、結晶性が従来の HEMT より劣る、また素子プロセスの影響を受けやすい InAlN/GaN バリア HEMT の局所リーク電流による発熱を観察する。

・研究開発項目 1-a) ミリ波 GaN プロセス技術

1. $L_g \sim 50\text{nm}$ の微細ゲート電極形成プロセスを開発する。
2. バリア層薄層化と共にキャリア閉じ込めとキャリア濃度を向上した InAlN/GaN 系 HEMT または AlGaIn/GaN 系 HEMT のエピ構造を設計する。
3. 50nm 級ゲート GaN-HEMT を作製するためのスループロセスを立案し、 AlGaIn/GaN 系もしくは InAlN/GaN 系エピを用いて微細ゲート GaN-HEMT を作製する。

・研究開発項目 1-b) ミリ波 GaN デバイス技術

1. 更なる高利得化を可能にする GaN デュアルゲート HEMT を設計し、上記のミリ波 GaN プロセス技術を用いてこれを作製する。
2. 作製した GaN デュアルゲート HEMT が 100GHz での電力利得 10dB 以上または $f_{\text{max}} 300\text{GHz}$ 以上を実現可能であることを測定または測定に基づいたシミュレーションにより実証する。
3. 作製した GaN デュアルゲート HEMT の SPICE モデルを抽出し、テラヘルツ増幅器設計のため、研究開発項目 2 に提供する。

・研究開発項目 1-c) ミリ波 GaN 評価技術

1. 研究開発項目 1-b) で作製したデュアルゲート HEMT のパルス S パラ評価を行い、定常状態の S パラとの違いを議論した上で、デュアルゲートの有効性を示す。
2. デュアルゲート HEMT の高周波増幅器評価を準ミリ波帯でおこない、直流特性、 S パラメータ特性から予想される特性との比較を行う。
3. 局所発熱観察をデュアルゲート HEMT AlGaIn/GaN 系 HEMT に適用し、局所発熱の有無やその量（数）の評価を行う。

②研究開発項目2 ワイドバンドギャップ半導体広帯域線形回路技術

来年度は、トラップモデルのパラメータ抽出を実施し、100-300GHz で動作する短ゲートトランジスタまたはPA の3次相互変調歪 (IM3) 特性に関してモデルと実測の比較検証を実施する。さらに受動回路素子のモデルを作成し、小信号特性に関して実測とモデルの比較検証を実施する。上記のトラップを考慮したモデルを用い、300GHz パワーアンプの設計と特性予測を行う。また、ファウンダリーサービスにて試作可能な GaN トランジスタモデルを用いて設計した広帯域線形 PA 実現に向けた要素回路を試作評価し、設計妥当性の検証を行う。また、Beyond 5G において目指されている 100Gbps の通信を GaN パワーアンプの通信特性と通信システム全体性能の両面から検討するためのシミュレーション環境を行う。

・研究開発項目2-a) 高出力高効率パワーセル設計技術

1. 3次相互変調歪 (IM3) のモデリングに向けてトラップの影響を考慮できるモデルのモデルパラメータ抽出を行う。
2. 高周波数帯で顕著に表れる寄生インダクタンスの影響を考慮してMIM キャパシタやビアホール等の受動回路素子のモデリングを行う。

・研究開発項目2-b) 広帯域線形PA 設計技術

(ア) 300GHz 帯パワーアンプ性能予測

今年度検討した利得に余裕の無い周波数領域にて高出力・高利得特性を有するカスコード構成の回路技術に2-a) で作成した仮想モデルを適用してシミュレーションにて300GHz 帯パワーアンプの性能予測・改善を進め、2-a)、1と連携して、300GHz 帯パワーアンプ実現に向け、より現実に近いデバイスパラメータの抽出検討を行う。

(イ) 試作による回路技術実証

今年度までに既存プロセスにて検討を進めたカスコード構成のPA をベースに、利得余裕の無い最大発振周波数の1/2程度の周波数 (100GHz 帯) における増幅回路のさらなる高線形出力・広帯域化の試作を行い、現状帯域の2倍以上の比帯域、隣接チャネル漏洩電力<-25.7dBc 以下のパワーアンプを実証する。

・研究開発項目2-c) 100Gbps 通信方式検討

(ア) GaN パワーアンプの通信特性の検討

GaN パワーアンプに入力する信号条件を変えたときのシミュレーション等により、Beyond5G 通信システム向けのシミュレーション検討を実施する。

(イ) 無線伝送特性の検討

(2-c) (ア) で検討した GaN パワーアンプの通信特性をもとに、実際の Beyond 5G 通信システムを想定したユースケースを加味し、通信システム全体としての通信性能 (通信容量) を検討するためのシミュレーションを行う。

以上