

採 択 番 号 00801
研究開発課題名 継続的進化を可能とする B5G IoT SoC 及び
IoT ソリューション構築プラットフォームの研究開発

(1) 研究開発の目的

継続的な進化に対応可能な、カスタマイズ性の高い B5G IoT 端末向け SoC の研究開発を行い、端末と基地局を総合して機能改変を行う事が出来る開発環境として、B5G SDR-PF (B5G Software Defined Radio-Platform) を構築する。

ベースバンド処理 SoC、60GHz 帯ミリ波対応の CMOS RF チップのチップセットを国内設計で開発し、B5G IoT に必要なセキュリティの高度化と低消費電力化をマイクロコントローラ・ベースの SoC で実現する事で、国際競争力の高い B5G IoT 端末の実用化フェーズに繋げる。

(2) 研究開発期間

令和 3 年度から令和 7 年度 (5 年間)

(3) 受託者

シャープ株式会社<代表研究者>
シャープセミコンダクターイノベーション株式会社
国立大学法人東京大学
国立大学法人東京工業大学
日本無線株式会社

(4) 研究開発予算 (契約額)

令和 3 年度から令和 5 年度までの総額 6,345 百万円 (令和 5 年度 1,835 百万円)
※百万円未満切り上げ

(5) 研究開発項目と担当

研究開発項目 1 究極のカスタマイズ性を実現する B5G IoT 向け B5G SDR-PF の研究開発

研究開発項目 1-a)

B5G IoT SoC 向け B5G SDR-PF の構築 (東京大学)

研究開発項目 1-b)

B5G IoT SoC 向け B5G SDR-PF のソフトウェアアーキテクチャの研究開発
(シャープセミコンダクターイノベーション株式会社)

研究開発項目 1-c)

DSP ソフトウェア無線の L1 層ソフトウェア研究開発 (日本無線株式会社)

研究開発項目 2 国産 B5G IoT SoC の研究開発

研究開発項目 2-a)

マイクロコントローラ・ベースの B5G IoT SoC の研究開発
(シャープセミコンダクターイノベーション株式会社)

研究開発項目 3 B5G IoT SoC のセキュリティ向上の研究開発

研究開発項目 3-a)

B5G IoT SoC のローカル B5G 新機能
(カスタムセキュリティ高度化 と低消費電力化)の研究開発 (東京大学)

研究開発項目 3-b)

B5G IoT SoC のハードウェアセキュリティ高度化とカスタムセキュリティ実装の研究開発 (シャープセミコンダクターイノベーション株式会社)

研究開発項目 4 B5G IoT SoC 向け RF 技術の研究開発

研究開発項目 4-a)

ミリ波帯 IC/アンテナ/パッケージ一体設計技術の研究開発 (シャープ株式会社)

研究開発項目 4-b)

ミリ波帯省面積低消費電力フェーズドアレイ IC の研究開発 (東京工業大学)

(6) 特許出願、外部発表等

		累計 (件)	当該年度 (件)
特許出願	国内出願	13	10
	外国出願	7	6
外部発表等	研究論文	4	1
	その他研究発表	85	47
	標準化提案・採択	0	0
	プレスリリース・報道	3	1
	展示会	4	3
	受賞・表彰	0	0

(7) 具体的な実施内容と成果

研究開発項目 1 究極のカスタマイズ性を実現する B5G IoT 向け B5G SDR-PF の研究開発
研究開発項目 1-a)

B5G IoT SoC 向け B5G SDR-PF の構築 (東京大学)

①継続進化可能な SDR ボードシステム (B5G SDR-PF) の構築と②継続進化可能な SDR 開発環境 (テストベッド) 構築と新通信機能検証を継続して実施した。

①として、昨年度に設計・開発を行った SDR ボードの改良を施した新たな SDR ボードの設計・開発を実施し、その試作を進めた。また、新たなカスタマイズ SDR ボード試作に向けた設計・開発を進めた。さらに、SDR ボード開発プラットフォーム構築に向けた UHD ドライバ・API 設計を進めた。

②として、OAI によるソフトウェアベース 5G テストベッド上にて、LDPC および Polar 符号の FPGA オフローディングの性能評価を実施し、方式の有効性を明らかにした。加えて、SDR が持つ柔軟なプロトコル設計の実現例として、端末側で取得できる下位層の無線環境や上位層の情報 (アプリ情報やセンサ情報など) をリアルタイムに伝達するインバンドシグナル方式について、①で開発している SDR ボードを搭載したローカル 5G 基地局および UE 端末それぞれに実装し、提案システムの性能評価を実施した。

研究開発項目 3 との課題間連携として、研究開発項目 3 で開発しているウェアラブルセンサデバイスを透過的に 5G 基地局へ収容する方式を設計し、ローカル 5G 端末上に方式を実装し、提案方式の有効性評価を進めた。

研究開発項目 1-b)

B5G IoT SoC 向け B5G SDR-PF のソフトウェアアーキテクチャの研究開発 (シャープセミコンダクターイノベーション株式会社)

5G SDR-PF の端末側の L1/L2/L3 ソフトウェア開発において、B5G IoT 端末向けに最適化したソフトウェアを 3GPP 規格に準拠した基地局シミュレーターと接続検証を実施した。現在の L2/L3 の機能実装レベルは SISO で基地局シミュレーターと接続が可能な状態である。さらに、この環境を用いて新規機能の検討が可能であることを実証するために、Release 17 の機能の一部である Redcap-BWP についての動作検証を実施した。

1st テストチップの実機環境上で Downlink の DCI デコード処理について SSIC ソフトウェア/ハードウェアと JRC ソフトウェアの協調動作検証を実施した。シールドルーム環境において無線でデータを送受信して DCI デコード処理が可能であることを確認した。SDR-PF のソフトウェア開発補助ツールとして、Optional な機能の追加の際、コード量の最適化とユーザビリティを考慮し規格書の ASN.1 フォーマットから Capability のコード自動生成ツールを作成した。

研究開発項目 1-c)

DSP ソフトウェア無線の L1 層ソフトウェア研究開発（日本無線株式会社）

各機能モジュールを結合した全チャンネルについて、仮想検証環境（DSP シミュレーション環境）にて所望性能（MATLAB リファレンスモデルと照合）が得られることを検証した。

オープンソースコードソフトウェア（OAI）を活用した検証環境を用い RF インターフェース及び L2 インターフェースを実装し、L3/L2/L1 の基本的な総合的な動作検証を実施した。

MIMO、高多値変調に加え CSI-RS を含む追加機能の実装、検証を実施した。

上記 L1 層（物理層）機能モジュールを結合評価したソフトウェア（JRC）を B5G IoT SoC（1st チップ）評価ボード（SSIC）に実装し、Downlink の DCI デコード処理について、SSIC ソフトウェアとの協調動作検証を実施した。また、最終目標に向けてシステム性能のボトルネック解析による処理性能向上や、性能改善を実施した。

研究開発項目 2 国産 B5G IoT SoC の研究開発

研究開発項目 2-a)

マイクロコントローラ・ベースの B5G IoT SoC の研究開発

（シャープセミコンダクターイノベーション株式会社）

2023 年度は B5G IoT SoC（1st チップ）の論理検証、レイアウト設計、物理検証、タイミング検証を行い 2023 年 8 月にテープアウト、2023 年 12 月に試作を完了した。また、SDR PF として必要な RF Transceiver ボード IF、PCIe、USB、Nano Sim、DAC/ADC 用 IF を実装した SoC 評価用基板の設計、試作を完了した。この評価用基板を使用して、SoC 評価環境の構築を実施し、SoC に実装した回路の動作検証、各種インターフェースの動作確認、共同研究者の日本無線株式会社作成 L1 ソフトウェアの動作確認、有線および無線での信号の送受信の確認等、SoC 及び SDR PF としての機能評価を実施した。

再送制御に用いる HARQ (Hybrid automatic repeat request) 処理について、LLR (log-likelihood ratio) の圧縮に関する特許の創出を行い 2024 年 3 月に出願した。

論理エミュレータを活用し、CPU および DSP のプログラムの動作確認、L1 ソフトウェア開発環境で作成したプログラム（PDCCH, PUCCH, PUSCH, CSI-RS, PSS：日本無線株式会社作成）の動作確認を実チップ試作に先立ち、前倒して実施することによって、試作完了後のチップ評価作業の効率化を図った。

研究開発項目 3 B5G IoT SoC のセキュリティ向上の研究開発

研究開発項目 3-a)

B5G IoT SoC のローカル B5G 新機能

（カスタムセキュリティ高度化 と低消費電力化）の研究開発（東京大学）

伝搬路に基づく鍵共有において、低消費電力化・盗聴耐性の強化を目的とし、パイロット信号をランダムに削減・補間する新規手法を提案し、数値解析により初期的な有効性の検証を行なった。低消費電力化に向け、独自の配線を駆使した全身スマートテキスタイルを設計・作製することに成功した。スマートテキスタイルによる正確な 1 2 誘導心電図の計測に向け、使用者に合わせて電極の位置を配置した全身テキスタイルを作製し、テキスタイルを着るだけで、有線で計測する 1 2 誘導心電図と同様の信号クオリティ及び波形を取得できることを確認した。

研究開発項目 3-b)

B5G IoT SoC のハードウェアセキュリティ高度化とカスタムセキュリティ実装の研究開発 (シャープセミコンダクターイノベーション株式会社)

2023 年度は FPGA で秘匿データ保護回路の電磁界解析攻撃耐性について検討を行い、回路の局所的な動作の解析により鍵が推測できる可能性があることを確認した。それに基づき電磁界攻撃から鍵を保護する方法を検討すると共に、電磁界解析攻撃の対策特許を創出した(1 件出願)。また、策定した評価基準に沿って B5G IoT SoC に実装したセキュリティブロックの評価を行うと共に、攻撃検知用センサの基本動作を確認した。

USRP を使用してカスタムセキュリティ基礎実験環境を構築し、パイロット信号による秘密鍵導出実験を行うとともに、実環境への実装に関する課題を抽出した。

B5G IoT SoC のセキュアブート・セキュア環境実装仕様を策定した。

研究開発項目 4 B5G IoT SoC 向け RF 技術の研究開発

研究開発項目 4-a)

ミリ波帯 IC/アンテナ/パッケージ一体設計技術の研究開発 (シャープ株式会社)

28GHz HV 偏波対応 4 アンテナフェーズドアレイ小型アンテナモジュール(22.6mm x 4.5mm, RFIC 4mm x 3mm)を設計・試作し、基本動作を確認した。また、60GHz 小型アンテナモジュールに向け、IC-多層基板間伝送特性評価用のテストパターン等の設計、試作、評価を行った。関連特許についても 6 件出願した。

研究開発項目 4-b)

ミリ波帯省面積低消費電力フェーズドアレイ IC の研究開発 (東京工業大学)

Beyond 5G で必要となる高データレートかつ、省電力・低コストなミリ波帯フェーズドアレイ無線機の研究開発を推進した。新規技術である時分割 MIMO 受信機は昨年度よりバージョンアップした新たなチップを 65nm CMOS 技術により設計試作し、測定評価を行った。その結果 5G NR 標準準拠の 4x4 MIMO 無線通信を世界で初めて実証した。

(8) 今後の研究開発計画

2024 年度は、前年度に試作したベースバンド SoC テストチップを搭載し、端末を想定した評価ボードを用い、これまで検討してきた B5G SDR-PF のプロトコルスタック (L1/L2/L3 層のソフトウェア)での無線通信動作検証を目標とする。動作検証過程で得られた結果等をもとに、次回試作チップの仕様検討を推進する。また、基地局用に試作してきた SDR カードの改良と機能拡張検証を引き続き行うとともに、ベースバンド SoC テストチップの基地局 SDR カードへの適用について検討を行う。B5G で想定される新たなユースケースの研究開発として、新規セキュリティ機能 (暗号鍵生成)、通信機能を有するウェアラブルデバイスの改良とともに、B5G SDR-PF へ適用する検討を継続して行う。RF 技術開発に関しては、前年度までに主に 28GHz 帯で進めてきた時分割 MIMO IC およびフェーズドアレイ小型アンテナモジュールを 60GHz 帯向けに展開するための設計、試作、評価を推進する。

また、これまでに開発した B5G SDR-PF を用いた実証実験についても計画をしている。フィールドでの実験に向けて必要な評価や手続きを経て、ベースバンド SoC テストチップを搭載した端末 (UE) と、同じく試作した SDR ボードを搭載したローカル 5G 基地局 (gNB) を組み合わせた通信機能評価を、自治体等の協力も得て推進する。